



INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

PCT/IB 03/05813

05.12.03

REC'D 17 DEC 2003

WIPO

PCT

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 09 OCT. 2003

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS cedex 08
Téléphone : 33 (0)1 53 04 53 04
Télécopie : 33 (0)1 53 04 45 23
www.inpi.fr

REMISE DES PIÈCES DATE 18 DEC 2002 N° D'ENREGISTREMENT 75 INPI PARIS NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI 0216098 18 DEC. 2002		2 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE Denis ROCHE Société Civile S.P.I.D. 156 Bd Haussmann 75008 PARIS	
Vos références pour ce dossier (facultatif) PHFR020139			
Confirmation d'un dépôt par télécopie		<input type="checkbox"/> N° attribué par l'INPI à la télécopie	
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale ou demande de certificat d'utilité initiale		N° _____ Date _____ N° _____ Date _____	
Transformation d'une demande de brevet européen Demande de brevet initiale		<input type="checkbox"/> N° _____ Date _____	
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) Convertisseur numérique de fréquence d'échantillonnage.			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation _____ N° _____ Date _____ Pays ou organisation _____ N° _____ Date _____ Pays ou organisation _____ N° _____ Date _____ <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»	
5 DEMANDEUR (Cochez l'une des 2 cases)		<input checked="" type="checkbox"/> Personne morale <input type="checkbox"/> Personne physique	
Nom ou dénomination sociale		KONINKLIJKE PHILIPS ELECTRONICS N.V.	
Prénoms			
Forme juridique		Société de droit Neerlandais	
N° SIREN		_____	
Code APE-NAF		_____	
Domicile ou siège	Rue	Groenewoudseweg 1,	
	Code postal et ville	15 6 2 1 BA EINDHOVEN	
	Pays	PAYS-BAS	
Nationalité		Neerlandaise	
N° de téléphone (facultatif)		_____ (facultatif)	
Adresse électronique (facultatif)		_____ (facultatif)	
<input type="checkbox"/> S'il y a plus d'un demandeur, cochez la case et utilisez l'imprimé «Suite»			

REMISE DES PIÈCES DATE LIEU 18 DEC 2002 75 INPI PARIS N° D'ENREGISTREMENT NATIONAL ATTRIBUÉ PAR L'INPI 0216098		Réservé à l'INPI		DB 540 W / 210502	
6 MANDATAIRE (s'il y a lieu) Nom Prénom Cabinet ou Société N° de pouvoir permanent et/ou de lien contractuel Adresse Rue Code postal et ville Pays N° de téléphone (facultatif) N° de télécopie (facultatif) Adresse électronique (facultatif)		ROCHE Denis Société Civile S.P.I.D. 07036 - délégation de pouvoir 10473 156 Bd Haussmann 75 008 PARIS FRANCE			
7 INVENTEUR (S) Les demandeurs et les inventeurs sont les mêmes personnes		Les inventeurs sont nécessairement des personnes physiques <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non : Dans ce cas remplir le formulaire de Désignation d'inventeur(s)			
8 RAPPORT DE RECHERCHE Établissement immédiat ou établissement différé Paiement échelonné de la redevance (en deux versements)		Uniquement pour une demande de brevet (y compris division et transformation) <input checked="" type="checkbox"/> Établissement immédiat <input type="checkbox"/> Établissement différé Uniquement pour les personnes physiques effectuant elles-mêmes leur propre dépôt <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non			
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention (joindre un avis de non-imposition) <input type="checkbox"/> Obtenue antérieurement à ce dépôt pour cette invention (joindre une copie de la décision d'admission à l'assistance gratuite ou indiquer sa référence) : AG			
10 SÉQUENCES DE NUCLEOTIDES ET/OU D'ACIDES AMINÉS Le support électronique de données est joint La déclaration de conformité de la liste de séquences sur support papier avec le support électronique de données est jointe		<input type="checkbox"/> Cochez la case si la description contient une liste de séquences <input type="checkbox"/>			
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes					
11 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire) Denis ROCHE Mandataire SPID 422-5/S008 Paris le 18/12/2002		VISA DE LA PRÉFECTURE OU DE L'INPI			

DESCRIPTION**Domaine technique de l'invention**

5 La présente invention concerne un convertisseur d'un signal numérique d'entrée en un signal numérique de sortie, ledit convertisseur comprenant un ensemble de registres à décalage aptes à contenir des échantillons du signal numérique d'entrée ou de sortie.

Elle concerne également un procédé de conversion d'un signal numérique d'entrée en un signal numérique de sortie.

10 Elle trouve notamment son application dans les récepteurs numériques de télévision, par exemple lors d'une conversion du format d'image.

Etat de la technique antérieure

15 Dans de nombreux systèmes vidéo, il est souvent nécessaire d'effectuer une conversion d'un signal numérique d'une première fréquence d'échantillonnage vers une seconde fréquence d'échantillonnage, en fonction du format d'image requis par le dispositif de réception. La conversion conduit à un agrandissement ou à une réduction de l'image d'origine correspondant à un sur-échantillonnage ou un sous-échantillonnage de ladite image.

20 Une telle conversion peut être mise en œuvre grâce à un filtre à réponse impulsionnelle finie FIR à structure polyphase. Le brevet canadien numéro 2,144,111 décrit une méthode de conversion utilisant un tel filtre. Le terme polyphase indique une représentation périodique des déphasages entre un échantillon du signal numérique d'entrée et un échantillon du signal numérique de sortie. Ces déphasages sont calculés en fonction de l'inverse d'un facteur de zoom, le facteur de zoom représentant le ratio entre le nombre d'échantillons du signal de sortie et le nombre d'échantillons du signal d'entrée. Le filtre polyphase fonctionne en mode direct pour un agrandissement de l'image, i.e. pour un facteur de zoom supérieur à 1, et en mode transposé pour une réduction de l'image, i.e. pour un facteur de zoom inférieur à 1.

25 30 Un filtre polyphase conventionnel comprend un convolveur apte à fournir un signal numérique de sortie échantillonné à une fréquence f_2 à partir d'un signal numérique d'entrée échantillonné à une fréquence f_1 et d'un ensemble de coefficients de filtrage. Une mémoire associée à chaque déphasage possible un ensemble de n coefficients de filtrage. Le convolveur comprend des registres à décalage permettant de stocker temporairement les échantillons du signal d'entrée dans le mode direct de fonctionnement du filtre polyphase ou les échantillons du signal de sortie dans son mode transposé de fonctionnement. Des moyens de calcul permettent de calculer d'une part le déphasage, et, d'autre part le signal de décalage des registres à décalage.

Un tel filtre polyphase est conçu spécifiquement, d'une part pour un nombre n prédéterminé de coefficients de filtrage par ensemble, et d'autre part pour un mode de fonctionnement direct ou transposé. Le signal de décalage est calculé par incrémentation successive de l'inverse du facteur de zoom, ce calcul étant réalisé par une unité de calcul dédiée à un filtre polyphase donné. Par conséquent, ladite unité de calcul est conçue spécifiquement pour ce filtre polyphase et n'est pas utilisable par un autre filtre polyphase.

Exposé de l'invention

La présente invention a pour but de proposer un procédé et un dispositif de conversion tel que décrit dans le paragraphe introductif, qui soit apte à générer un signal de décalage unique pour des nombres n différents de coefficients de filtrage, et pour les modes de fonctionnement direct et transposé.

A cet effet, le dispositif de conversion selon l'invention est remarquable en ce qu'il comprend une unité de calcul apte à fournir un signal de décalage à l'ensemble de registres et comprenant une première unité de stockage apte à contenir une valeur d'un rapport de conversion ou de son inverse de sorte que la valeur stockée est comprise entre 0 et 1, une seconde unité de stockage apte à contenir à un temps de cycle $i+1$, i étant un entier, un signal futur égal à une somme d'un signal courant contenu dans la seconde unité au temps de cycle i et du contenu de la première unité de stockage, le signal de décalage résultant d'une fonction ou exclusif entre un bit de poids fort du signal courant et un bit de poids fort du signal futur.

Ainsi, quand l'unité de calcul est activée, la seconde unité de stockage est incrémentée ou décrémentée à chaque temps de cycle par la valeur contenue dans la première unité de stockage. Le signal de décalage résulte alors d'un ou exclusif entre la partie entière d'une position d'un échantillon à un temps de cycle $i+1$ et la partie entière d'une position d'un échantillon à un temps de cycle i . Cela signifie que chaque fois qu'une retenue est délivrée, i.e. une partie entière d'un signal courant ou futur est égale à 1, le signal de décalage est à son niveau haut.

Ainsi, un seul câblage est nécessaire pour l'unité de calcul, ladite unité étant en outre indépendante du filtre polyphase et pouvant être utilisée par tout type de filtres polyphases quels que soient leur nombre n de coefficients de filtrage ou leur mode de fonctionnement. De plus, comme nous le verrons plus en détails dans la description, seuls quelques signaux sont nécessaires afin de synchroniser le signal de décalage délivré par cette unité de calcul.

Brève description des dessins

Ces aspects de l'invention ainsi que d'autres aspects plus détaillés apparaîtront plus clairement grâce à la description suivante de plusieurs modes de réalisation de l'invention, donnés à titre d'exemples non limitatifs et en regard des dessins annexés parmi lesquels :

- la Fig. 1 est un diagramme représentant le fonctionnement en mode direct d'un filtre polyphase à 2 coefficients,
- la Fig. 2 illustre la détermination du signal de décalage et du déphasage dans le fonctionnement en mode direct,
- la Fig. 3 est un diagramme représentant le fonctionnement en mode transposé d'un filtre polyphase à 2 coefficients,
- la Fig. 4 illustre la détermination du signal de décalage et du déphasage dans le fonctionnement en mode transposé,
- la Fig. 5 est un diagramme représentant une unité de calcul du signal de décalage selon l'invention, et
- la Fig. 6 est un diagramme d'état illustrant le fonctionnement de ladite unité de calcul.

Exposé détaillé d'au moins un mode de réalisation de l'invention

La présente invention concerne un convertisseur d'un signal numérique d'entrée en un signal numérique de sortie, comprenant un filtre utilisé en structure polyphase. Elle a été développée dans le cas d'une conversion de format de données vidéo, le signal numérique comprenant des échantillons de type pixels mais reste applicable à d'autres types de données comme les données audio par exemple. Dans le cas de données vidéo, les valeurs de pixels qui sont filtrées sont, par exemple, les données de luminance ou de chrominance.

Le fonctionnement d'un filtre polyphase est décrit en référence aux Figs. 1 et 3, respectivement en mode de fonctionnement direct et transposé. Le filtre polyphase comprend un convolveur (12,14) et une mémoire (11,13). La mémoire (11,13) contient un ensemble de n coefficients de filtrage pour chaque valeur prise par un déphasage (3) entre un pixel du signal numérique de sortie et un pixel du signal numérique d'entrée.

Dans le mode direct de fonctionnement, le convolveur (12) comprend deux registres à décalage (121,122) aptes à décaler un pixel du signal d'entrée (1) lors de leur activation par un signal de décalage (4). Il comprend également un dispositif de sommation SUM (125) apte à additionner les produits issus de multiplieurs (123,124), un multiplieur étant apte à effectuer le produit d'une valeur d'un pixel du signal d'entrée par un coefficient de filtrage lui correspondant pour un déphasage (3) donné, ceci afin de délivrer un pixel du signal de sortie (2).

La Fig. 2 illustre le fonctionnement du filtre polyphase en mode direct dans le cas d'un facteur de zoom égal à $8/5$, correspondant donc à un rapport de la fréquence f_2 du signal numérique de sortie sur la fréquence f_1 du signal numérique d'entrée égal à $8/5$. Dans ce cas, le nombre n de coefficients de filtrage par ensemble est égal à 2.

5 A un instant t , le déphasage (3) est égal à 0 et le signal de décalage (4) est à égal à 1. Les premier (121) et second (122) registres à décalage contiennent respectivement, après décalage, les valeurs des deuxième et premier pixels d'entrée ip_2 et ip_1 . Les coefficients de filtrage sont respectivement 0 et 1. Il en résulte que la valeur du premier pixel op_1 du signal de sortie (2) est égale à la valeur du premier pixel ip_1 du signal d'entrée (1).

10 Le facteur de zoom inversé est égal à 0.625 ou $5/8$. Au temps de cycle suivant $t+1$, le déphasage est donc égal à $5/8$ après incrémentation et le signal de décalage est égal à 0. Les premier et second registres à décalage contiennent donc toujours respectivement les valeurs des deuxième et premier pixels d'entrée ip_2 et ip_1 . Il en résulte que la valeur du deuxième pixel de sortie op_2 est égale à la somme des produits des valeurs des pixels d'entrée ip_1 et ip_2 par les deux coefficients de filtrage correspondant au déphasage de $5/8$.

15 Au temps de cycle suivant $t+2$, après une nouvelle incrémentation du facteur de zoom, la position du deuxième pixel de sortie op_2 dans la grille des pixels d'entrée a une partie entière égale à 1 et une partie fractionnaire égale à $1/4$, ce qui correspond à un signal de décalage égal à 1 et à un déphasage égal à $1/4$. Les premier et second registres à décalage contiennent donc, après décalage, respectivement les valeurs des troisième et deuxième pixels d'entrée ip_3 et ip_2 . Il en résulte que la valeur du troisième pixel de sortie op_3 est égale à la somme des produits des valeurs des pixels d'entrée ip_2 et ip_3 par les deux coefficients de filtrage correspondant au déphasage de $1/4$.

20 En itérant l'opération, on obtient une suite périodique de 8 déphasages égaux à $\{0 \ 5/8 \ 1/4 \ 7/8 \ 1/2 \ 1/8 \ 3/4 \ 3/8\}$ et 8 pixels de sortie pour 5 pixels d'entrée.

25 Dans le mode de fonctionnement direct, on peut observer que le signal de décalage est activé chaque fois qu'un pixel d'entrée a fini de contribuer à tous les pixels de sortie auxquels il devait contribuer.

30 Dans le mode transposé de fonctionnement décrit à la Fig. 3, le convolveur (14) comprend 2 multiplieurs (141,142) aptes à effectuer le produit d'un coefficient de filtrage issu de la mémoire (13) par un pixel courant du signal numérique d'entrée. La sortie du premier multiplieur (141) est reliée à l'entrée d'un premier registre à décalage (143). Un additionneur (145) est apte à effectuer une somme des valeurs issue du premier registre à décalage et d'un second multiplieur (142) et fournit une valeur d'un pixel du signal

35

numérique de sortie (2) qui est stocké temporairement dans un second registre à décalage (144). Les registres à décalage sont aptes à être activés par un signal de décalage (4).

La Fig. 4 illustre le fonctionnement du filtre polyphase en mode transposé dans le cas d'un facteur de zoom égal à $5/8$, correspondant donc à un rapport de la fréquence f_2 du signal numérique de sortie sur la fréquence f_1 du signal numérique d'entrée égal à $5/8$. Dans ce cas, le nombre n de coefficients de filtrage par ensemble est encore égal à 2.

Le mode de fonctionnement transposé illustre le fait qu'il n'est pas possible d'utiliser la position des pixels de sortie dans la grille des pixels d'entrée afin de générer le signal de décalage. La solution consiste donc à incrémenter ou à décrémenter le facteur de zoom et non plus le facteur de zoom inverse comme dans le mode direct de fonctionnement.

Ainsi, à un instant t , le déphasage (3) est égal à 0 et le signal de décalage (4) est égal à 1. Le second registre à décalage (144) contient, après décalage, la valeur du produit de la valeur du premier pixel d'entrée ip_1 par un coefficient de filtrage égal à 1. Il en résulte que la valeur du premier pixel de sortie op_1 est égale à la valeur du premier pixel d'entrée ip_1 .

Le facteur de zoom est égal à 0.625 ou $5/8$. Au temps de cycle suivant $t+1$, le déphasage est donc égal, après incrémentation, à $5/8$ et le signal de décalage est égal à 0. Le premier registre à décalage (143) contient alors le produit de la valeur du deuxième pixel d'entrée ip_2 par un coefficient de filtrage correspondant au déphasage de $5/8$.

Au temps de cycle suivant $t+2$, après une nouvelle incrémentation du facteur de zoom, la position du troisième pixel d'entrée ip_3 dans la grille des pixels de sortie a une partie entière égale à 1 et une partie fractionnaire égale à $1/4$, ce qui correspond à un signal de décalage égal à 1 et à un déphasage égale $1/4$. Le contenu du premier registre à décalage est décalé et additionné au produit de la valeur du troisième pixel d'entrée ip_3 par un coefficient de filtrage correspondant au déphasage de $1/4$, puis elle est stockée dans le second registre à décalage. La valeur du deuxième pixel de sortie op_2 est alors égale au contenu du second registre à décalage.

En itérant l'opération, on obtient une suite périodique de 8 déphasages égaux à $\{0, 5/8, 1/4, 7/8, 1/2, 1/8, 3/4, 3/8\}$ et 5 pixels de sortie pour 8 pixels d'entrée.

La Fig. 5 décrit une unité de calcul selon l'invention, apte à fournir un signal de décalage unique à l'ensemble de registres à décalage.

Ladite unité comprend également une première unité de stockage, un premier ensemble de k registres à décalage (51) par exemple, apte à recevoir un rapport de conversion, une valeur dudit rapport ou de son inverse étant comprise entre 0 à 1.

Elle comprend une seconde unité de stockage, un second ensemble de k registres à décalage (52) par exemple, apte à contenir une position d'un pixel du signal de sortie à

l'intérieur d'une grille des échantillons du signal d'entrée en mode direct ou d'un pixel du signal de sortie à l'intérieur d'une grille des échantillons du signal d'entrée en mode transposé. La valeur du contenu de la seconde unité de stockage est comprise entre 0 et 2.

5 L'unité de calcul comprend un additionneur (53) apte à effectuer une somme, addition ou soustraction selon que l'unité fonctionne en mode incrémentation ou décrémentation, du contenu du premier ensemble de registres à décalage (51) au contenu du second ensemble de registres à décalage (52). A titre d'exemple, les contenus des ensembles de registres sont représentés sur $k=24$ bits, le bit numéro $k-1=23$ représentant la partie entière de la position du pixel et les bits 0 à $k-2=22$ représentant la partie fractionnaire de ladite position.

10 L'unité de calcul comprend également un multiplexeur (55) pour initialiser le second ensemble de k registres à décalage. Ce multiplexeur a pour entrées la sortie de l'additionneur (53) et un signal d'initialisation (56), un signal de sélection permettant (57) de sélectionner le signal d'initialisation au début du traitement du signal d'entrée, par exemple au début du traitement d'une image, puis de sélectionner le signal issu de l'additionneur. La valeur du signal de sélection est sensiblement inférieure à 1.0 dans le cas d'une décrémentation, par exemple 7FFFFFF dans l'exemple où $k=24$, et à 0.0 dans le cas d'une incrémentation.

20 Elle comprend enfin un circuit réalisant la fonction 'ou exclusif' (54) entre la partie entière du contenu du second ensemble de registres (52) à un temps de cycle i et la partie entière du contenu dudit ensemble à un temps de cycle $i+1$. Cela signifie que chaque fois qu'une retenue, i.e. une partie entière égale à 1, est délivrée par l'additionneur (53), le signal de décalage est à son niveau haut.

25 La Fig. 6 est un diagramme d'état illustrant le fonctionnement de l'unité de calcul du signal de décalage. Ce diagramme comprend un état de repos IDLE, un état d'initialisation INIT, un état de chargement LOAD du facteur de zoom ou de son inverse selon le mode de fonctionnement choisi, et un état d'exécution RUN.

30 L'unité de calcul reste dans l'état de repos en l'absence d'opération (A1). L'état de repos est apte à prendre en compte un nouveau nombre n de coefficients de filtrage (A2). L'état de repos est également apte à prendre en compte un nouveau facteur de zoom ou de son inverse (A3).

35 L'état d'initialisation est activé lorsque le mode transposé de fonctionnement du filtre est choisi (A4), ceci afin de charger la valeur 7FFFFFF dans le second ensemble de registres à décalage (52). Il retourne (A5) dans l'état de repos à la fin du traitement selon ce mode de fonctionnement. L'état d'initialisation est de nouveau activé lorsque le nombre de coefficients de filtrage est supérieur à 2 (A6).

L'état INIT est activé lorsque le mode direct de fonctionnement est choisi (A7). Lorsque le diagramme est dans l'état d'exécution, le second ensemble de registres à décalage est incrémenté ou décrémenté à chaque temps de cycle (A9). A la fin du traitement selon ce mode de fonctionnement, l'unité de calcul retourne (A8) à l'état de repos.

La présente invention concerne enfin un récepteur numérique de télévision comprenant un convertisseur selon l'invention afin de modifier le format d'image, la modification pouvant être un changement de format, du format 4/3 vers le format 16/9 par exemple, ou un réglage fin de la résolution de l'image.

Aucun signe de référence entre parenthèses dans le présent texte ne doit être interprété de façon limitative. Le verbe "comprendre" et ses conjugaisons doivent également être interprétés de façon large, c'est à dire comme n'excluant pas la présence non seulement d'autres éléments ou étapes que ceux listés après ledit verbe, mais aussi d'une pluralité d'éléments ou d'étapes déjà listés après ledit verbe et précédés du mot "un" ou "une".

REVENDICATIONS

1. Convertisseur d'un signal numérique d'entrée (1) en un signal numérique de sortie (2), ledit convertisseur comprenant :
 - 5 - un ensemble de registres à décalage (121,122,143,144) aptes à contenir des échantillons du signal numérique d'entrée ou de sortie,
 - une unité de calcul apte à fournir un signal de décalage (4) audit ensemble de registres et comprenant :
 - 10 - une première unité de stockage (51) apte à contenir une valeur d'un rapport de conversion ou de son inverse de sorte que la valeur stockée est comprise entre 0 et 1,
 - une seconde unité de stockage (52) apte à contenir à un temps de cycle $i+1$, i étant un entier, un signal futur (8) égal à une somme d'un signal courant (7) contenu dans la seconde unité au temps de cycle i et du contenu de la première unité de stockage,
 - 15 le signal de décalage résultant d'une fonction ou exclusif (54) entre un bit de poids fort du signal courant (71) et un bit de poids fort du signal futur (81).
2. Unité de calcul apte à fournir un signal de décalage (4) à un ensemble de registres à décalage (121,122,143,144) d'un convertisseur d'un signal numérique d'entrée (1) en un
 - 20 signal numérique de sortie (2) et comprenant :
 - une première unité de stockage (51) apte à contenir une valeur d'un rapport de conversion ou de son inverse de sorte que la valeur stockée est comprise entre 0 et 1,
 - une seconde unité de stockage (52) apte à contenir à un temps de cycle $i+1$, i étant un entier, un signal futur (8) égal à une somme d'un signal courant (7) contenu dans la
 - 25 seconde unité au temps de cycle i et du contenu de la première unité de stockage,
 - le signal de décalage résultant d'une fonction ou exclusif (54) entre un bit de poids fort du signal courant (71) et un bit de poids fort du signal futur (81).
3. Unité de calcul selon la revendication 2, comprenant un circuit d'initialisation (55)
 - 30 apte à charger un signal d'initialisation (56) dans la seconde unité de stockage (52) au début d'un traitement du signal numérique d'entrée (1).
4. Récepteur numérique de télévision comprenant un convertisseur selon la revendication 1.
- 35 5. Procédé de conversion d'un signal numérique d'entrée (1) en un signal numérique de sortie (2), ledit procédé comprenant une étape de calcul apte à fournir un signal de

décalage à un ensemble de registres à décalage, elle-même comprenant les sous-étapes de :

- stockage d'une valeur d'un rapport de conversion ou de son inverse de sorte que la valeur stockée est comprise entre 0 et 1,
 - 5 - addition ou soustraction de la valeur stockée précédemment à un signal courant initialement égal à un signal d'initialisation, résultant en un signal futur,
 - ou exclusif entre un bit de poids fort du signal courant et un bit de poids fort du signal futur.
- 10 6. Procédé de calcul d'un signal de décalage destiné à un ensemble de registres à décalage (121,122,143,144) d'un convertisseur d'un signal numérique d'entrée (1) en un signal numérique de sortie (2), ledit procédé comprenant les étapes de :
- stockage d'une valeur d'un rapport de conversion ou de son inverse de sorte que la valeur stockée est comprise entre 0 et 1,
 - 15 - addition ou soustraction de la valeur stockée précédemment à un signal courant initialement égal à un signal d'initialisation, résultant en un signal futur,
 - ou exclusif entre un bit de poids fort du signal courant et un bit de poids fort du signal futur.
- 20 7. Programme d'ordinateur apte à effectuer le procédé de conversion de signal selon la revendication 5 ou 6, lorsque ledit programme est exécuté par un processeur.

décalage à un ensemble de registres à décalage, elle-même comprenant les sous-étapes de :

- stockage d'une valeur d'un rapport de conversion ou de son inverse de sorte que la valeur stockée est comprise entre 0 et 1,
- 5 - addition ou soustraction de la valeur stockée précédemment à un signal courant initialement égal à un signal d'initialisation, résultant en un signal futur,
- ou exclusif entre un bit de poids fort du signal courant et un bit de poids fort du signal futur.

10 6. Procédé de calcul d'un signal de décalage destiné à un ensemble de registres à décalage (121,122,143,144) d'un convertisseur d'un signal numérique d'entrée (1) en un signal numérique de sortie (2), ledit procédé comprenant les étapes de :

- stockage d'une valeur d'un rapport de conversion ou de son inverse de sorte que la valeur stockée est comprise entre 0 et 1,
- 15 - addition ou soustraction de la valeur stockée précédemment à un signal courant initialement égal à un signal d'initialisation, résultant en un signal futur,
- ou exclusif entre un bit de poids fort du signal courant et un bit de poids fort du signal futur.

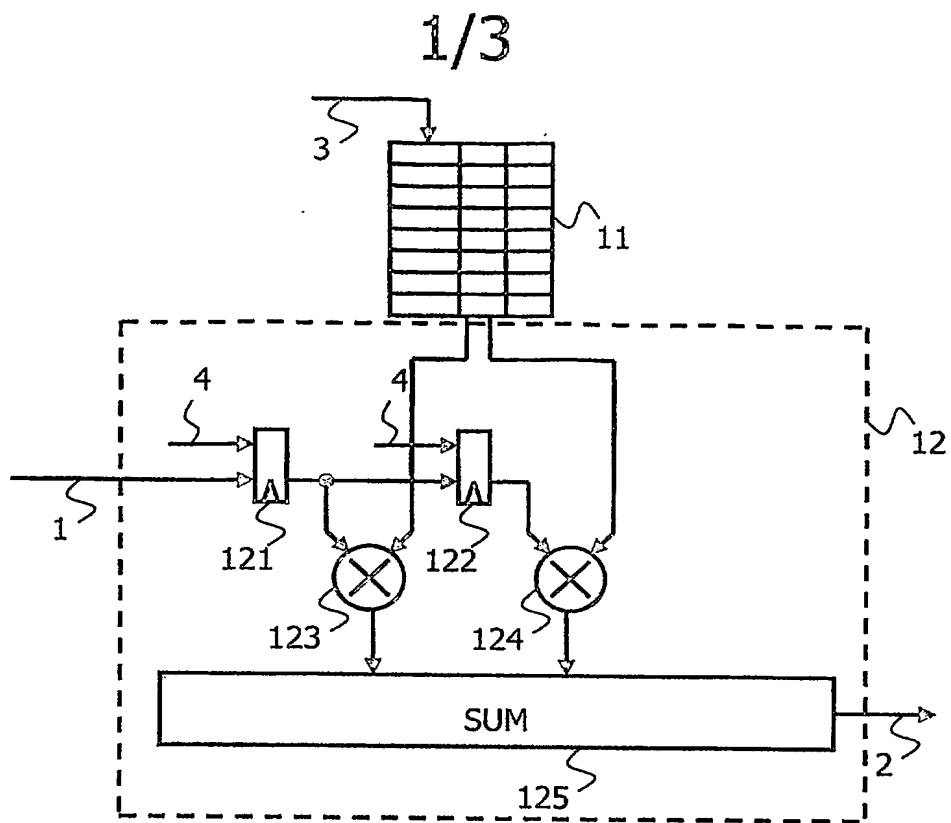


FIG. 1

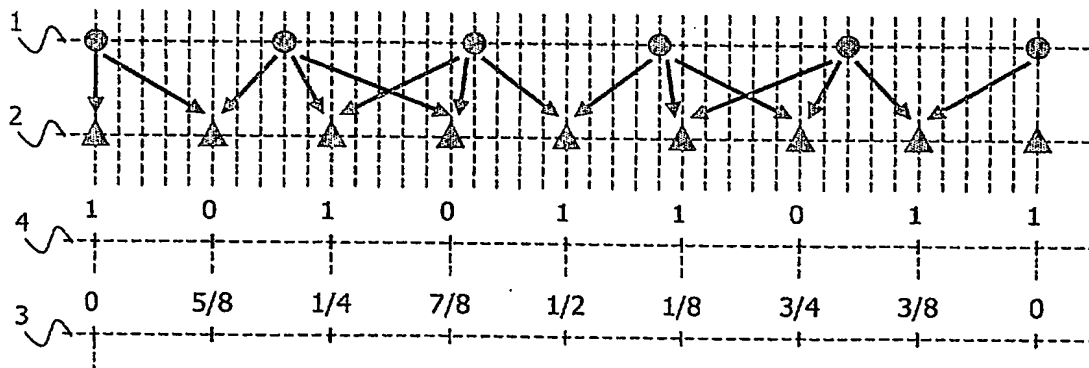


FIG. 2

2/3

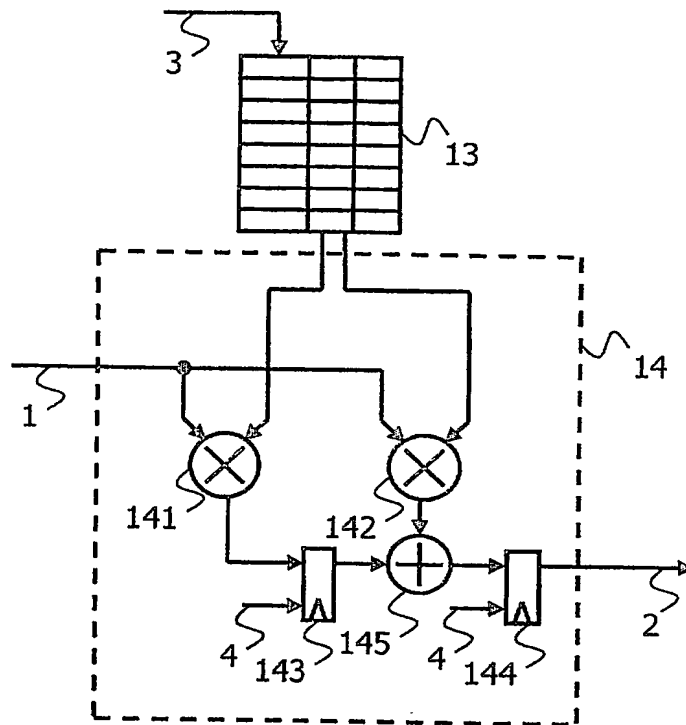


FIG. 3

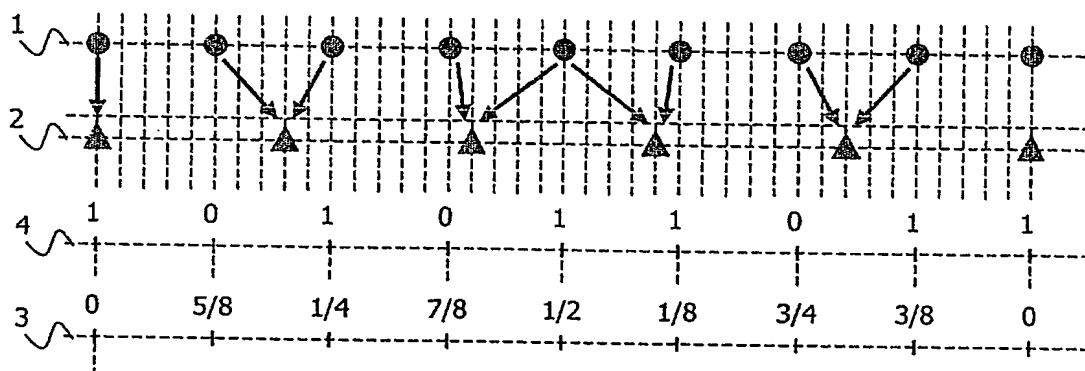


FIG. 4

3/3

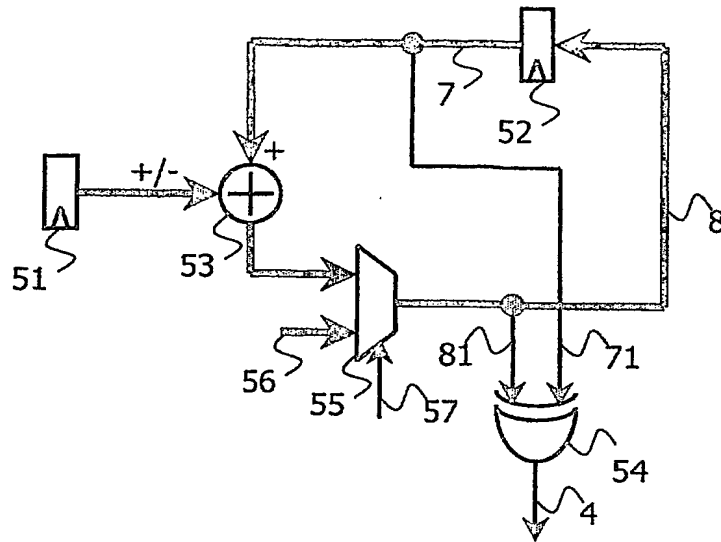


FIG. 5

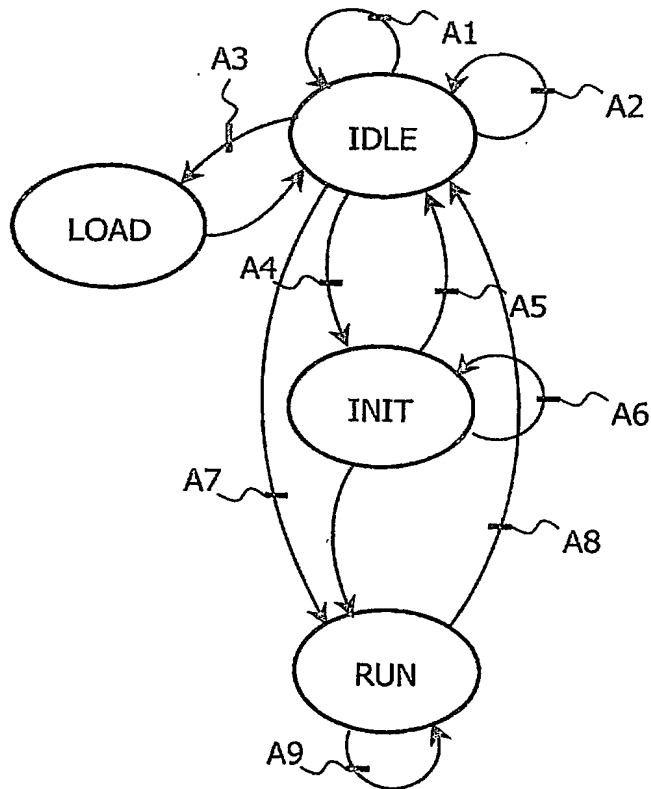


FIG. 6



BREVET D'INVENTION

CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



N° 11235*03

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

Téléphone : 33 (1) 53 04 53 04 Télécopie : 33 (1) 42 94 86 54

DÉSIGNATION D'INVENTEUR(S) Page N° ... / ...

(À fournir dans le cas où les demandeurs et les inventeurs ne sont pas les mêmes personnes)



Cet imprimé est à remplir lisiblement à l'encre noire

CB 113 C W / 270201

Vos références pour ce dossier (facultatif)		PHFR020139
N° D'ENREGISTREMENT NATIONAL		0216098
TITRE DE L'INVENTION (200 caractères ou espaces maximum) Convertisseur numérique de fréquence d'échantillonnage.		
LE(S) DEMANDEUR(S) : KONINKLIJKE PHILIPS ELECTRONICS N.V.		
DESIGNE(NT) EN TANT QU'INVENTEUR(S) :		
1	Nom	PASQUIER
	Prénoms	Laurent
Adresse	Rue	156 Bd Haussmann
	Code postal et ville	75008 PARIS
Société d'appartenance (facultatif)		
2	Nom	DURANTON
	Prénoms	Jean-Marc
Adresse	Rue	156 Bd Haussmann
	Code postal et ville	75008 PARIS
Société d'appartenance (facultatif)		
3	Nom	ZHAO
	Prénoms	Qin
Adresse	Rue	156, Bd Haussmann
	Code postal et ville	75008 PARIS
Société d'appartenance (facultatif)		
S'il y a plus de trois inventeurs, utilisez plusieurs formulaires. Indiquez en haut à droite le N° de la page suivi du nombre de pages.		
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire) Denis ROCHE Mandataire SPID 422-5/S008 Paris le 18/12/2002		

La loi n°78-17 du 6 janvier 1978 relative à l'informatique, aux fichiers et aux libertés s'applique aux réponses faites à ce formulaire. Elle garantit un droit d'accès et de rectification pour les données vous concernant auprès de l'INPI.

PCT Application

IB0305813



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.